



KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020056353 A

(43)Date of publication of application: 10.07.2002

(21)Application number: 1020000085683

(71)Applicant:

SAMSUNG SDI CO., LTD.

(22)Date of filing: 29.12.2000

(72)Inventor:

KWON, O GYEONG

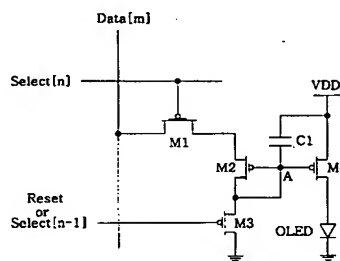
(51)Int. Cl

G09G 3 /30

(54) PIXEL CIRCUIT OF VOLTAGE DRIVE TYPE ORGANIC ELECTRO-LUMINESCENCE DEVICE

(57) Abstract:

PURPOSE: A pixel circuit of a voltage drive type organic electro-luminescence device is provided to display high gray scales by compensating for threshold voltage of a TFT(Thin Film Transistor). CONSTITUTION: The first and the fourth transistors(M1 to M4) are formed by PMOS type transistors. A selection signal line is connected with a gate of the first transistor(M1). A data signal line is connected with a drain of the first transistor(M1) in order to perform a switching function. The second transistor(M2) has a drain connected with a source of the first transistor(M1). A gate and a source of the second transistor(M2) is connected to each other in order to perform a function of a diode. A node(A) is used for compensating for threshold voltage included in a data signal. A reset signal and a selection signal of a previous line are applied to a gate of the third transistor(M3). A drain of the third transistor(M3) is connected with the node(A). A source of the third transistor(M3) is connected with a ground in order to initialize the node(A). A condenser(C1) is connected between Vdd and the node(A). The fourth transistor (M4) has a gate connected with the node(A).



A reset signal and a selection signal of a previous line are applied to a gate of the third transistor(M3). A drain of the third transistor(M3) is connected with the node(A). A source of the third transistor(M3) is connected with a ground in order to initialize the node(A). A condenser(C1) is connected between Vdd and the node(A). The fourth transistor (M4) has a gate connected with the node(A).

copyright KIPO 2003

Legal Status

Date of request for an examination (20001229)

Notification date of refusal decision (00000000)

Final disposal of an application (registration)

Date of final disposal of an application (20021217)

Patent registration number (1003702860000)

Date of registration (20030116)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

Best Available Copy

(19) 대한민국특허청 (KR)
(12) 공개특허공보 (A)

(51) . Int. Cl. 7
G09G 3/30

(11) 공개번호 특2002 - 0056353
(43) 공개일자 2002년07월10일

(21) 출원번호 10 - 2000 - 0085683
(22) 출원일자 2000년12월29일

(71) 출원인 삼성에스디아이 주식회사
김순택
경기 수원시 팔달구 신동 575번지

(72) 발명자 권오경
서울 송파구 신천동 장미아파트 14 - 1102

(74) 대리인 김은진
유미특허법인
감동훈

심사청구 : 있음

(54) 전압구동 유기발광소자의 픽셀회로

요약

본 발명은 유기발광소자를 박막트랜지스터(TFT)를 이용하여 구동할 경우에 박막트랜지스터(TFT)의 문턱전압(threshold voltage)을 보상하여 고계조를 가능하게 하는 전압구동 유기발광소자의 픽셀회로에 관한 것이다.

이러한 본 발명의 구조는 NxM 배열된 셀들을 선택신호와 데이터신호로 TFT 구동하도록 된 디스플레이장치에 있어서, 선택신호에 따라 데이터신호를 인가하기 위한 제1 트랜지스터; 상기 제1 트랜지스터를 통해 인가되는 데이터신호에 문턱전압을 보상하기 위한 제2 트랜지스터; 상기 제2 트랜지스터를 통해 인가된 데이터신호에 따라 발광셀에 전류를 제공하기 위한 제4 트랜지스터; 상기 데이터신호를 소정 시간 유지하기 위한 콘덴서; 및 제어신호에 따라 상기 제4 트랜지스터에 인가되는 데이터신호를 초기화하기 위한 제3 트랜지스터를 포함한다.

따라서, 본 발명에 따르면 유기발광소자(OLED)를 전압구동하기 위한 박막트랜지스터(TFT)의 문턱전압의 불규칙성을 효과적으로 보상하여 보다 고계조의 디스플레이를 구현할 수 있는 장점이 있다.

대표도
도 4

전압구동, 유기발광소자, 문턱전압 보상

명세서

도면의 간단한 설명

도 1은 일반적인 유기발광소자를 설명하기 위하여 도시한 도면,

도 2는 유기발광소자를 전압구동하기 위한 종래의 픽셀회로,

도 3은 종래의 픽셀회로에 따른 구동 타이밍도,

도 4는 본 발명에 따라 유기발광소자를 전압구동하기 위한 피모스형 픽셀회로,

도 5는 본 발명에 따라 유기발광소자를 전압구동하기 위한 엔모스형 픽셀회로,

도 6은 본 발명에 따른 리셋신호를 이용한 구동 타이밍도,

도 7은 본 발명에 따른 이전 선택신호를 이용한 구동 타이밍도,

도 8은 본 발명의 다른 실시예에서 리셋신호를 이용할 경우의 회로도,

도 9는 본 발명의 다른 실시예에서 선택신호를 이용할 경우의 회로도,

도 10은 본 발명에 따라 노드 A의 초기화 전압으로 접지(GND) 대신 프리차지(Precharge) 전압을 인가한 경우의 회로도,

도 11은 본 발명에 따른, 다이오드 연결을 이용한 리셋구조의 예이다.

*도면의 주요부분에 대한 부호의 설명

M1~M4: 모스 트랜지스터OLED: 유기발광픽셀

C1: 커패시터 Select[n]: 선택신호

Data: 데이터신호

발명의 상세한 설명

발명의 효과

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기발광소자를 전압구동하기 위한 픽셀회로에 관한 것으로, 더욱 상세하게는 유기발광셀을 박막트랜지스터(TFT)를 이용하여 구동할 경우에 박막트랜지스터(TFT)의 문턱전압(threshold voltage)을 보상하여 고계조를 가능하게 하는 전압구동 유기발광소자의 픽셀회로에 관한 것이다.

일반적으로, 유기전계발광 디스플레이는 형광성 유기화합물을 전기적으로 여기시켜 발광시키는 자발광형 디스플레이로

서, NxM 개의 유기발광셀들을 전압구동 혹은 전류구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기발광셀의 구조는 도 1에 도시된 바와 같이, 아노드(ITO), 유기박막, 캐소드 레이어(Metal)의 구조를 가지고 있고, 유기박막은 전자와 정공의 균형을 좋게 하여 발광효율을 향상시키기 위해 발광층(EML:emitting layer)에 전자수송층(ETL:Electron Transport Layer), 정공수송층(HTL: Hole Transport Layer)을 포함한 다층구조로 이루어지고, 때로는 별도의 전자주입층(EIL: Electron Injecting Layer)과 홀주입층(HIL:Hole Injecting Layer)을 부가한 구조이다.

이와 같이 이루어지는 유기발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 TFT를 이용한 능동구동(active matrix)방식이 있다. 단순 매트릭스방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동구동 방식은 TFT와 콘덴서를 각 ITO 화소전극에 접속하여 콘덴서 용량에 의해 전압을 유지하도록 하는 구동방식이다.

도 2는 유기발광소자를 TFT를 이용하여 전압구동하기 위한 종래의 픽셀회로로서, NxM 개의 픽셀중 하나를 대표적으로 도시한 것이다. 도 2를 참조하면, 유기발광셀(OLED: Organic Light Emitting Diode)에 제2 트랜지스터(M2)가 연결되어 발광을 위한 전류를 공급하고, 제2 트랜지스터(M2)의 전류량은 제1 트랜지스터(M1)를 통해 인가되는 전압에 의해 제어되도록 되어 있다. 이 때 인가된 전압을 일정기간 유지하기 위한 콘덴서(C1)가 제2 트랜지스터(M2)의 드레인과 게이트 사이에 연결되어 있고, 제1 트랜지스터(M1)의 게이트에는 n번째 선택신호선(Select[n])이 연결되어 있으며, 드레인측에는 데이터선(Data[m])이 연결되어 있다.

이와 같은 구조의 픽셀의 동작을 살펴보면, 도 3에 도시된 바와 같이 제1 트랜지스터(M1)의 게이트에 인가되는 선택신호(Select[n])에 의해 제1 트랜지스터(M1)가 온되면 데이터선(Data)을 통해 구동전압이 제2 트랜지스터(M2)의 게이트(노드A)에 인가되고, 이에 따라 제2 트랜지스터(M2)를 통해 유기발광셀(OLED)에 전류가 흘러 발광이 이루어진다. 즉, 선택신호(Select[n])를 이용하여 구동을 원하는 픽셀을 선택한 후 데이터신호(Data[m])를 인가하는데, 이 때 데이터신호는 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

그런데 상기와 같은 종래의 구조에서 전압구동을 이용할 경우 TFT의 문턱전압(V_{th})의 불규칙성으로 인해 고계조를 얻기 어려운 문제점이 있다. 예를 들어, 3V로 픽셀을 구동할 경우에 8비트(256) 계조를 표현하기 위해서는 $3/256=12\text{mV}$ 로 10mV단위를 갖는 반면, TFT의 문턱전압의 변화는 100mV의 단위를 갖기 때문에 고계조를 표현하기 어려운 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위해 박막트랜지스터(TFT)의 문턱전압을 보상하여 고계조를 표현할 수 있는 전압구동 유기발광소자의 픽셀회로를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여 본 발명은, NxM 배열된 셀들을 선택신호와 데이터신호로 TFT 구동하도록 된 디스플레이장치에 있어서, 선택신호에 따라 데이터신호를 인가하기 위한 제1 트랜지스터; 상기 제1 트랜지스터를 통해 인가되는 데이터신호에 문턱전압을 보상하기 위한 제2 트랜지스터; 상기 제2 트랜지스터를 통해 인가된 데이터신호에 따라 발광셀에 전류를 제공하기 위한 제4 트랜지스터; 상기 데이터신호를 소정 시간 유지하기 위한 콘덴서; 및 상기 제4 트랜지스터에 인가되는 데이터신호를 초기화하기 위한 제3 트랜지스터를 포함하는 것을 특징으로 한다.

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 자세히 설명하기로 한다.

도 4는 본 발명에 따라 유기발광소자를 전압구동하기 위한 피모스(PMOS)형 픽셀회로로서, NxM개의 픽셀중 하나를 대표적으로 도시한 것이다. 도 4를 참조하면, 제1 내지 제4 트랜지스터(M1~M4)는 피모스(PMOS)형 트랜지스터이다. 제1 트랜지스터(M1)의 게이트에는 선택신호선(Select[n])이 연결되고, 드레인에는 데이터신호선(Data[m])이 연결되어 선택신호(Select[n])에 따라 제1 트랜지스터(M1)가 선택되면 데이터신호를 소스측으로 전달하는 스위칭기능을 수행한다. 제2 트랜지스터(M2)는 드레인이 제1 트랜지스터(M1)의 소스와 연결되고 게이트와 소스측이 연결되어 다이오드 기능을 수행하며 노드A에서 데이터신호에 포함되는 문턱전압을 보상한다. 제3 트랜지스터(M3)는 게이트에 리셋신호(Reset)나 이전 라인의 선택신호(Select[n-1])가 연결되고 드레인이 노드A와 연결되며 소스가 접지(GND)와 연결되어 리셋신호(Reset)나 이전 라인의 선택신호(Select[n-1])에 따라 노드A를 초기화한다. 콘덴서(C1)는 Vdd와 노드A 사이에 연결되어 노드A의 데이터신호 전압을 일정기간 유지하고, 제4 트랜지스터(M4)는 게이트가 노드A에 연결되어 데이터신호의 크기에 비례하는 전류를 Vdd로부터 유기발광셀(OLED)로 흐르게 하여 유기발광셀(OLED)이 발광하게 한다.

도 5는 본 발명에 따라 유기발광소자를 전압구동하기 위한 엔모스(NMOS)형 픽셀회로로서, 도 4의 피모스(PMOS) 트랜지스터 대신에 엔모스(NMOS) 트랜지스터를 사용하며 피모스(PMOS) 회로와 완전한 대칭구조로 이루어진다. 그리고 피모스(PMOS) 회로에서 이루어지는 모든 변형예들은 엔모스(NMOS) 회로에서도 동일하게 적용될 수 있으므로 반복을 피하기 위하여 이하에서는 피모스(PMOS) 회로를 중심으로 자세히 동작을 설명하기로 한다.

다시 도 4를 참조하면, 제1 트랜지스터(M1)는 데이터신호를 샘플링하고, 제2 트랜지스터(M2)는 다이오드 연결로 문턱전압을 보상하며, 이 보상된 데이터 전압이 1 프레임 시간동안 콘덴서(C1)에 저장되면서 제4 트랜지스터(M4)를 구동하여 발광셀(OLED)에 전류를 공급한다. 이 때, 이전 프레임 시간동안의 데이터가 높은 레벨의 전압이고, 다음 프레임 시간의 데이터가 낮은 레벨의 전압이라면 제2 트랜지스터(M2)의 다이오드 연결 특성에 의해 노드A에는 더 이상 데이터신호가 인가될 수 없게 되므로 제3 트랜지스터(M3)를 두어 노드A를 접지(GND) 레벨로 초기화한다. 이 때 제3 트랜지스터(M3)는 별도의 리셋신호(Reset)를 이용하여 구동할 수도 있고, OLED 픽셀의 개구율을 높이기 위해 바로 이전의 선택신호(Select[n-1])로 구동할 수도 있다.

도 6은 본 발명에 따라 제3 트랜지스터를 리셋신호를 이용하여 구동할 경우의 타이밍도이다.

도 6을 참조하면, 최초 리셋신호(Reset)에 의해 노드A가 초기화된 후 선택신호(Select[n])에 의해 해당 픽셀이 선택되고 이어 데이터신호(Dtat[m])가 인가되어 해당 픽셀이 발광하게 된다. 즉, 리셋(Reset)신호에 의해 제3 트랜지스터(M3)가 온되어 먼저 노드A를 접지레벨로 초기화한 후 선택신호(Select[n])를 제1 트랜지스터(M1)의 게이트에 인가하여 현 픽셀을 활성화한다. 픽셀이 활성화된 후 제1 트랜지스터(M1)의 드레인에 데이터신호(Data[m])가 인가되면 제3 트랜지스터(M3)를 오프시켜 제4 트랜지스터(M4)를 구동시킨다. 이 때, 외부에서 인가된 데이터 전압을 'Vdata'라 하면 노드A의 전압은 제2 트랜지스터(M2)에 의해 'Vdata - |Vth|'가 된다. 이것은 제4 트랜지스터(M4)를 구동시키기 위한 실제 유효전압이 인가 데이터 전압(Vdata)과 일치함을 의미한다. 따라서 외부에서는 더 이상 문턱전압(Vth)에 대한 고려없이 데이터 전압을 인가해줄 수 있고, 유기발광셀(OLED)에는 문턱전압을 보상한 전류가 흐르게 된다. 이 후 선택신호(Select[n])에 의해 제1 트랜지스터(M1)를 오프시키면 한 프레임 시간동안 유기발광셀(OLED)에는 문턱전압이 보상된 정전류가 흐르게 된다.

도 7은 본 발명에 따라 제3 트랜지스터를 이전 선택신호(Select[n-1])를 이용한 구동하는 경우의 타이밍도이다.

도 7을 참조하면, 이전 선택신호(Select[n-1])에 의해 노드A가 초기화된 후에 현 선택신호(Select[n])에 앞서 데이터신호(Data[m])가 먼저 인가되고 이어 선택신호(Select[n])가 인가된 후 선택신호(Select[n])가 먼저 오프되는 것을 알 수 있다. 즉, 선택신호(Select[n])에 의한 제1 트랜지스터(M1)의 활성화가 현 픽셀 데이터신호(Data[m])가

인가된 후에 이루어지는 점이 도 6의 타이밍도와 다른 점이다. 이 것은 노드 A가 초기화된 이후에는 반드시 현 픽셀의 전압만이 인가되어야 하기 때문이다.

한편, 도 4의 회로는 약간의 변형이 가능하다. 즉, 도 4에서 제3 트랜지스터(M3)의 소스에는 접지가 연결되어 있는 데, 접지 대신에 도 10에 도시된 바와 같이 프리차지(precharge) 전압을 인가해 스위칭 시간, 소비전력, 명암비(Contrast Ratio) 등을 줄일 수도 있다. 도 10을 참조하면, 제3 트랜지스터(M3)의 소스에 프리차지(precharge) 전압이 걸리는 점을 제외하고는 도 4와 동일한 것을 알 수 있다. 이와 같이 노드 A의 초기화 전압으로 접지(GND) 대신 프리차지(Precharge) 전압을 인가해 주면 스위칭(switching) 시간 뿐만 아니라 소비전력까지도 줄여줄 수 있다. 이 때, Reset의 시간동안에 OLED에 흐르는 전류는 원치않는 전류이다. 노드 A의 전압이 너무 낮은 전압까지 내려가면 OLED에 과다전류가 흐를 수 있고 이는 다시 OLED에 의한 전체적 그레이 레벨의 상승을 의미하기 때문에 프리차지(Precharge) 전압을 최대 그레이 레벨(Maximum gray level)의 값보다 약간 낮은 값으로 설정하는 것이 바람직하다.

또한, 제3 트랜지스터(M3)를 피모스(PMOS) 트랜지스터로 사용할 경우, 노드 A의 실제 최저전압은 $|V_{th}|$ 가 되나 엔모스(NMOS)로 바꾸어 사용할 경우, 노드 A의 최저전압을 접지 레벨까지 낮추어 줄 수 있으므로 전체적으로 변화시켜 줄 수 있는 데이터 전압폭을 더욱 넓혀 줄 수도 있다. 이와 같이 제3 트랜지스터(M3)를 엔모스(NMOS) 트랜지스터로 바꿀 경우에 리셋신호(Reset)를 이용한 방식은 도 8에 도시된 바와 같이 제3 트랜지스터(M3)만 바꾸면 되나 이전 선택신호(Select[n-1])를 이용할 경우에는 도 9에 도시된 바와 같이 제3 트랜지스터(M3)와 제1 트랜지스터(M1)를 엔모스(NMOS) 트랜지스터로 바꿔야 한다.

도 8을 참조하면, 도 4의 회로에서 제1, 제2, 제4 트랜지스터(M1, M2, M4)는 그대로 PMOS 트랜지스터이나 제3 트랜지스터(M3)만 NMOS 트랜지스터로 바꾸고 제3 트랜지스터에는 리셋신호(Reset)가 인가되는 것을 알 수 있다. 그리고 도 9를 참조하면, 도 4의 회로에서 제2, 제4 트랜지스터(M2, M4)는 그대로 PMOS 트랜지스터이나 제1 및 제3 트랜지스터(M1, M3)가 NMOS 트랜지스터로 바꾸고 제3 트랜지스터(M3)에는 이전 선택신호(Select[n-1])가 인가되는 것을 알 수 있다.

도 11은 도 4에 도시된 리셋용 트랜지스터(M3)를 다이오드 연결을 이용하여 구현한 경우의 회로도이다. 도 11을 참조하면, 리셋용 트랜지스터(M3)의 소스와 게이트가 바로 연결되어 다이오드 연결된 점을 제외하고는 도 4에 도시된 회로와 동일하다. 이와 같이 다이오드 연결된 제3 트랜지스터(M3)를 이용하여 리셋신호나 이전 선택신호에 의해 노드 A를 초기화할 수 있다. 즉, OLED 픽셀 공정의 특성상 VDD와 GND는 각각의 Line을 이용하게 되고, Line수의 증가는 픽셀의 개구율의 감소와 수율의 저하를 의미하게 된다. 따라서 도 11에 도시된 바와 같이 이전 선택신호(Select[n-1])나 리셋신호를 GND 대신 이용, 즉 다이오드 연결을 이용한다면 Line의 수를 감소시킬 수도 있다.

이상에서는 유기발광소자(OLED)를 TFT로 구동하는 경우 피모스(PMOS) 회로를 중심으로 설명하였으나 동일한 방식이 엔모스(NMOS) 회로에도 적용될 수 있고, 특히 유사한 구동방식을 사용하는 다른 디스플레이 소자(AMLCD 등)의 픽셀회로에도 그대로 적용될 수 있다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 유기발광소자(OLED)를 전압구동하기 위한 박막트랜지스터(TFT)의 문턱전압의 불규칙성을 효과적으로 보상하여 보다 고계조의 디스플레이를 구현할 수 있는 장점이 있다.

(57) 청구의 범위

청구항 1.

NxM 배열된 셀들을 선택신호와 데이터신호로 TFT 구동하도록 디스플레이장치에 있어서,

선택신호에 따라 선택되면 데이터신호를 인가하기 위한 제1 트랜지스터;

상기 제1 트랜지스터를 통해 인가되는 데이터신호에 문턱전압을 보상하기 위한 제2 트랜지스터;

상기 제2 트랜지스터를 통해 인가된 데이터신호에 따라 발광셀에 전류를 제공하기 위한 제4 트랜지스터;

상기 데이터신호를 소정 시간 유지하기 위한 콘덴서; 및

제어신호에 따라 상기 제4 트랜지스터에 인가되는 데이터신호를 초기화하기 위한 제3 트랜지스터를 포함하는 전압구동 유기발광소자의 픽셀회로.

청구항 2.

제 1 항에 있어서, 상기 제3 트랜지스터의 일단에는 프리차지 전압이 인가되어 리셋시에 상기 발광셀에 흐르는 원치않는 전류의 양을 줄여주고, 스위칭시간과 소비전력을 줄일 수 있도록 된 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

청구항 3.

제 1 항 또는 제 2 항에 있어서, 상기 제1 내지 제 4 트랜지스터가 피모스 트랜지스터인 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

청구항 4.

제 3 항에 있어서, 상기 제어신호가 리셋신호이고, 상기 제3 트랜지스터가 엔모스 트랜지스터인 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

청구항 5.

제 3 항에 있어서, 상기 제어신호가 이전 선택신호이고, 상기 제1 트랜지스터와 상기 제3 트랜지스터가 엔모스 트랜지스터인 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

청구항 6.

제 5 항에 있어서, 상기 데이터신호는 상기 이전 선택신호에 의해 해당 셀이 초기화된 후 상기 선택신호보다 먼저 인가되는 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

청구항 7.

제 1 항 또는 제 2 항에 있어서, 상기 제1 내지 제 4 트랜지스터가 엔모스 트랜지스터인 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

청구항 8.

제 7 항에 있어서, 상기 제어신호가 리셋신호이고, 상기 제3 트랜지스터가 피모스 트랜지스터인 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

청구항 9.

제 7 항에 있어서, 상기 제어신호가 이전 선택신호이고, 상기 제1 트랜지스터와 제3 트랜지스터가 피모스 트랜지스터인 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

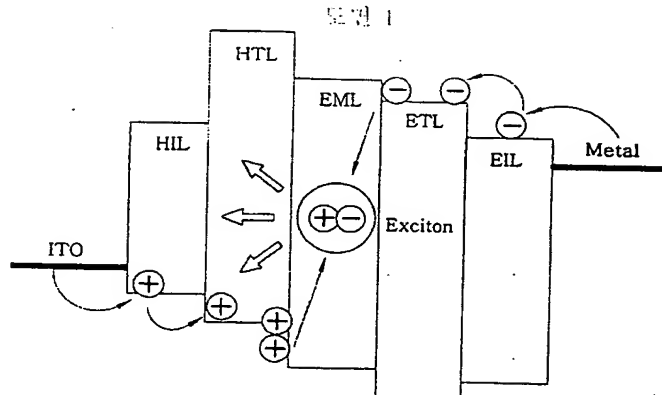
청구항 10.

제 9 항에 있어서, 상기 데이터신호는 상기 이전 선택신호에 의해 해당 셀이 초기화된 후 상기 선택신호보다 먼저 인가되는 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

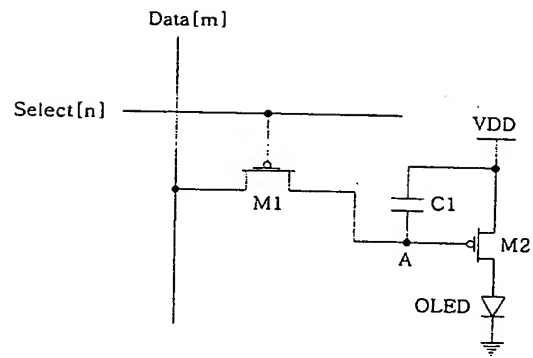
청구항 11.

제 1 항에 있어서, 상기 제3 트랜지스터는 메탈라인의 수를 줄이기 위해 초기화전압으로 리셋신호 혹은 이전선택신호를 이용한 것을 특징으로 하는 전압구동 유기발광소자의 픽셀회로.

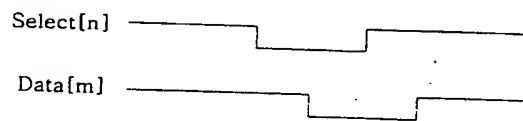
도면



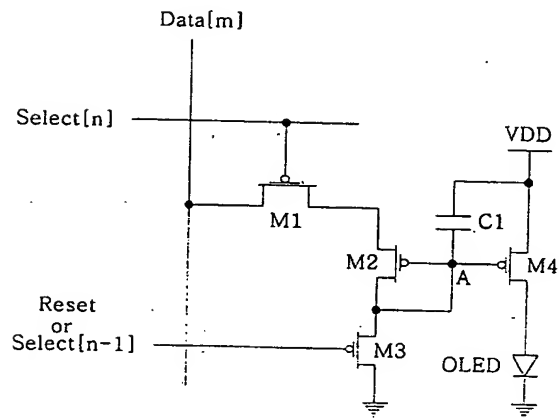
도면 2



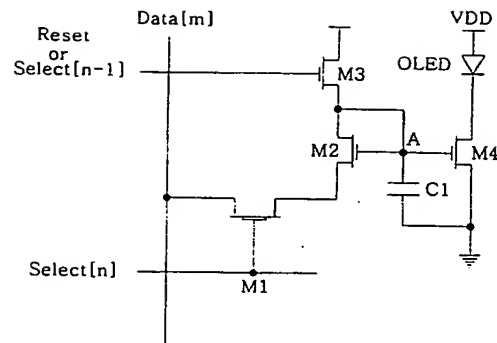
도면 3



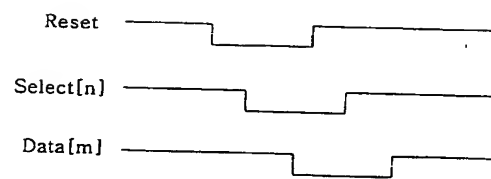
도면 4



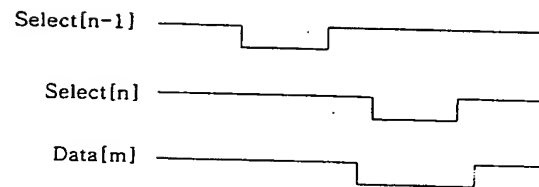
도면 5



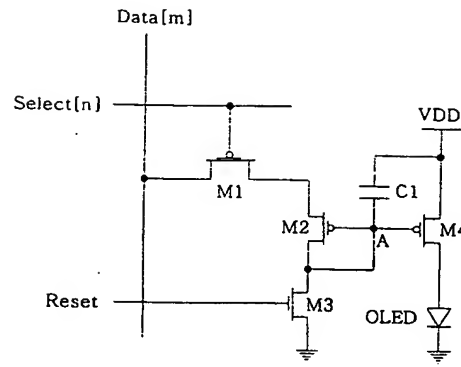
도면 6



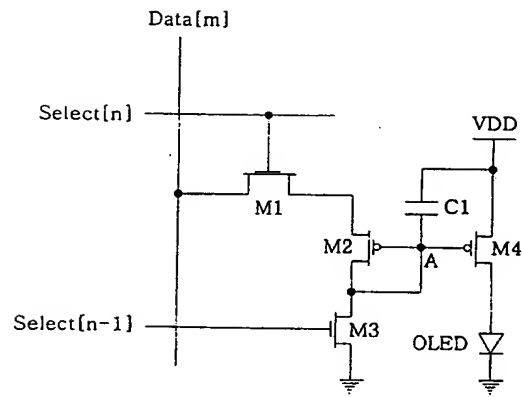
도면 7



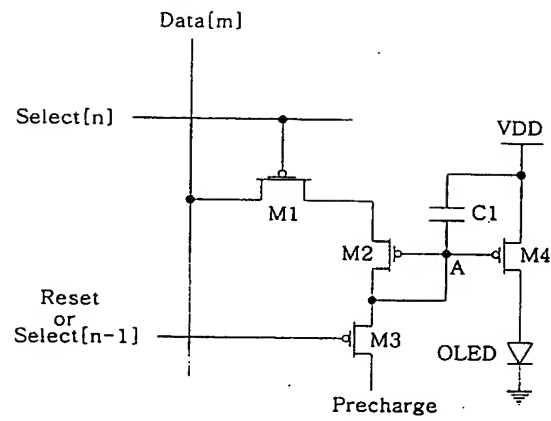
도면 8



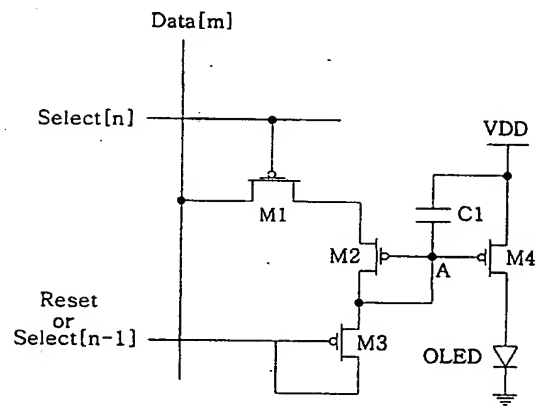
도면 9



도면 10



도면 11

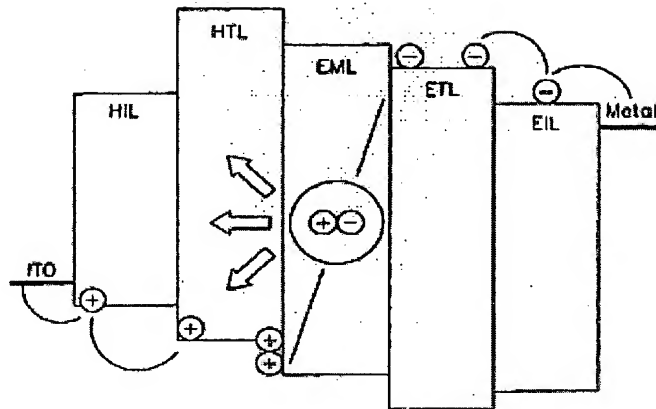


Abstract not available for CN1361510

Abstract of corresponding document: **EP1220191**

Disclosed is an OLED and a pixel circuit which comprise: an organic EL element for emitting light corresponding to a supplied current; a first switch for switching data voltage supplied to a data line in response to a select signal supplied to a scan line; a first TFT for supplying the current to the organic EL element in response to the data voltage supplied to a gate of the first TFT via the first switch; a second TFT having a gate coupled to the gate of the first TFT and compensating for a deviation of a threshold voltage of the first TFT; and a capacitor for maintaining the data voltage supplied to the gate of the first TFT during a predetermined time.

FIG.1



[12] 发明专利申请公开说明书

[21] 申请号 01137773.9

D8

KR 2002-56353

[43] 公开日 2002 年 7 月 31 日

[11] 公开号 CN 1361510A

[22] 申请日 2001.11.2 [21] 申请号 01137773.9

[30] 优先权

[32] 2000.12.29 [33] KR [31] 85683/00

[71] 申请人 三星 SDI 株式会社

地址 韩国京畿道

[72] 发明人 权五敬

[74] 专利代理机构 北京市柳沈律师事务所

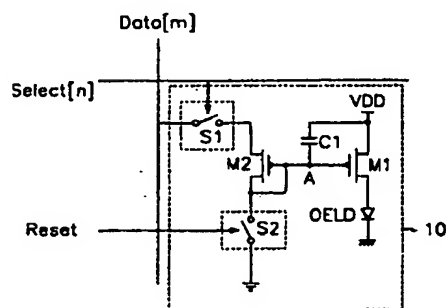
代理人 王志森 黄小临

权利要求书 4 页 说明书 11 页 附图页数 13 页

[54] 发明名称 有机电发光显示器及其驱动方法和像素电路

[57] 摘要

公开一种有机电发光显示器和像素电路,包括:有机电发光元件,用于对应于所提供的电流进行发光;第一开关,用于响应于提供到扫描线的选择信号切换提供到数据线的的数据电压;第一薄膜晶体管,用于响应于经过第一开关提供到第一薄膜晶体管栅极的数据电压,向有机电发光元件提供电流;第二薄膜晶体管,其栅极连接到第一薄膜晶体管的栅极,用于补偿第一薄膜晶体管的阈值电压偏差;以及电容,用于在预定时间期间维持提供到第一薄膜晶体管的栅极的数据电压。



ISSN 1008-4274

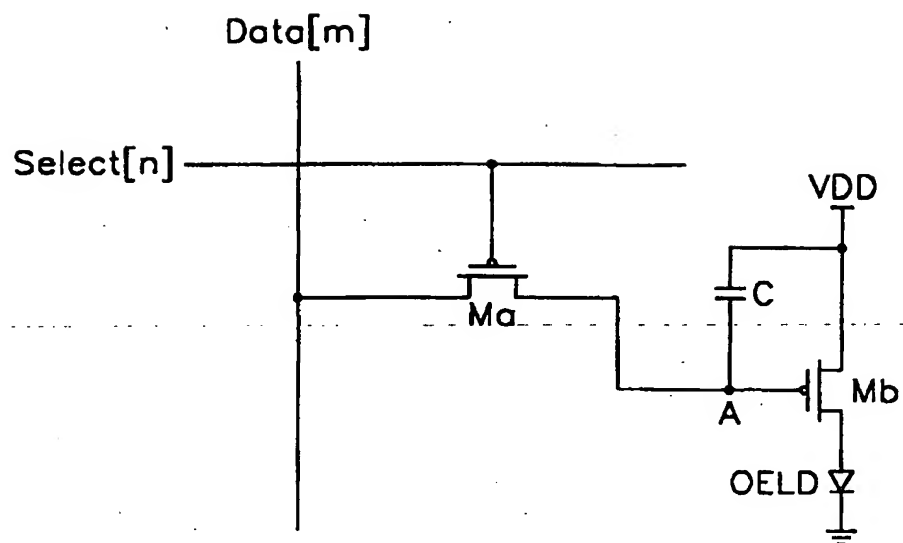


图 2

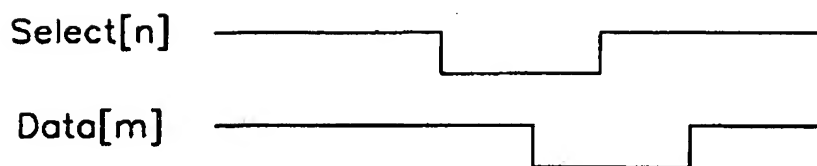


图 3

说明书

有机电发光显示器及其驱动方法和像素电路

5

技术领域

本发明涉及一种电发光(EL)显示器及EL显示器的驱动方法和EL显示器的像素电路。更具体地说,本发明涉及一种有机电发光显示器(OELD)及其驱动方法和一用于补偿薄膜晶体管(TFT)的阈值电压偏差以及当通过利用 TFT
10 驱动 OELD 中的像素时实现高灰度级显示的像素电路。

背景技术

通常, OELD 以电方式激励荧光有机化合物以便发光, 并对数量为 (N
15 \times M)个的有机电发光单元进行电压驱动或电流驱动以显示图像。如图 1 中所示, 有机发光单元包括: 一阳极(ITO)、有机薄膜以及阴极层(金属)。有机薄膜为多层, 包括发射层(EML)、电子输送层(ETL)以及空穴输送层(HTL), 以便在电子浓度和空穴浓度之间实现良好的均衡, 以此提高发射效率, 另外该有机薄膜包括电子注入层(EIL) 和空穴注入层(HIL)。

20 如上所述的驱动有机单元的方法分类为无源阵列法和有源阵列法。无源阵列法形成与各负电极垂直的各正电极, 并选择和驱动各线; 而有源阵列法将 TFT 和电容连接到每一 ITO 像素电极, 使得可以依据电容维持电压。

图 2 表示利用 TFT 驱动 OELD 的常规像素电路, 其示出在数量为 (N \times M)个的像素中的一个像素。参照图 2, 电流驱动晶体管(Mb)连接到 OELD 并提供电流以便发光。利用切换晶体管(Ma)提供的的数据电压控制通过该电流驱动晶体管(Mb)的电流。在这种情况下, 一电容连接在电流驱动晶体管(Mb)的源极和栅极之间, 该电容用于维持在预定的帧周期期间提供的电压。切换晶体管(Ma) 的栅极响应于第 n 选择信号线 SElect [n], 而源极响应于数据线 Data [m]。

30 参照图 3, 对于具有上述结构的像素的操作, 当通过提供到切换晶体管(Ma)的栅极的选择信号 SElect [n] 使晶体管(Ma)导通时, 数据电压 V_{DATA} 经